

Proteção de um Banco de Capacitores Aterrado, sem Fusível, utilizando o SEL-487V

Ariana Amberg e Jason Young

INTRODUÇÃO

O Sistema de Controle e Proteção de Capacitores SEL-487V é um relé de proteção de banco de capacitores da SEL. O Manual de Instrução do SEL-487V inclui exemplos de como proteger os bancos com fusíveis externos usando diferencial de tensão, bem como bancos sem fusível usando desbalanço de corrente. Este guia de aplicação mostra como ajustar o SEL-487V para uma aplicação de um banco sem fusível usando diferencial de tensão.

VISÃO GERAL DO BANCO DE CAPACITORES

O Guia para Proteção de Bancos de Capacitores Shunt IEEE C37.99 recomenda uma nomenclatura específica para ser usada na discussão de diferentes partes de um banco de capacitores. Para bancos de capacitores sem fusível, uma única fase do banco pode conter múltiplas fileiras (“strings”) em paralelo. Cada fileira inclui unidades, ou canecas metálicas (“cans”), conectadas em série entre o terminal da barra e a terra. Cada unidade contém diversos elementos em série dentro da unidade. Unidades ou elementos conectados em paralelo são referidos como um grupo. Tipicamente, os bancos sem fusível têm uma unidade por grupo porque eles não incluem unidades paralelas. A Figura 1 mostra um exemplo de uma fileira (“string”), uma unidade e um elemento de um banco sem fusível.

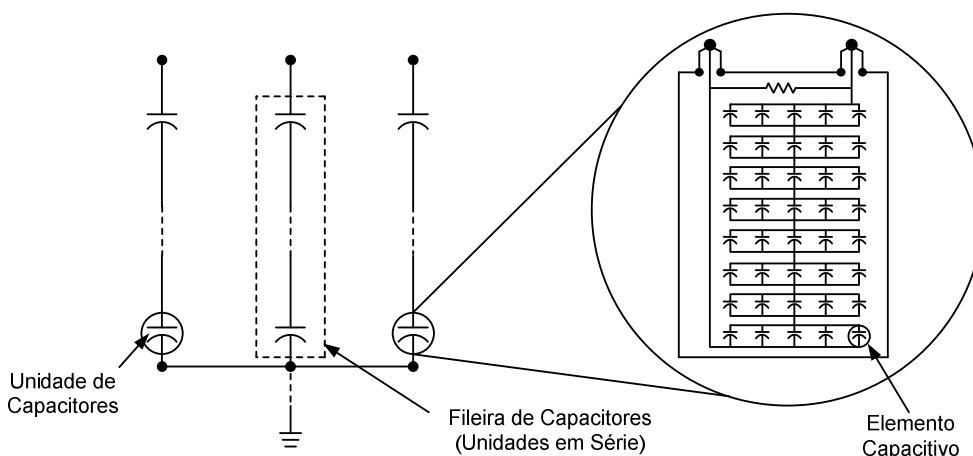


Figura 1 Banco de Capacitores Sem Fusível

VISÃO GERAL DA PROTEÇÃO

Os elementos de uma unidade de banco de capacitores, ou caneca (“can”), são feitos com um filme de polipropileno que se dissolve quando da ocorrência de uma falha e cria um curto-

circuito. O resultado deste tipo de falha é que a tensão é dividida através de pelo menos um elemento da fileira, resultando numa elevação da tensão nos elementos não defeituosos remanescentes. Se um segundo elemento falhar, a tensão nos elementos sem defeito remanescentes na fileira aumenta ainda mais. Quanto maior for a tensão nos elementos sem defeito, maior é a chance de mais elementos falharem. Portanto, as tensões do banco precisam ser monitoradas para detectar essas sobretensões e enviar um alarme para as equipes de trabalho, ou desligar o banco, dependendo da gravidade da sobretensão.

Existem três níveis de detecção normalmente usados na proteção do banco de capacitores shunt (“shunt capacitor bank” – SCB): limites do alarme, limites do trip e limites do trip ajustados com nível alto. O limite do alarme permite que sejam detectadas condições de falha que possam ser mantidas por um tempo relativamente longo. O objetivo é detectar uma falha dentro do banco o mais cedo possível de forma a permitir que uma interrupção seja programada para reparar o banco antes que falhas subsequentes forcem uma interrupção. Portanto, um limite de alarme é normalmente ajustado para detectar um ou dois elementos defeituosos no banco. O limite deve ser ajustado para evitar a operação em função da variação na capacitância como resultado da variação térmica. O alarme deve ter uma temporização da ordem de 10 segundos para suportar os transitórios do sistema, mas deve selar após a operação.

Os limites do trip são baseados nas características nominais padrão dos SCBs fornecidas na IEEE 18-2002. Foi concluído que o banco de capacitores sem fusível precisa ser totalmente desligado quando a tensão em um elemento atingir 110% do respectivo valor de tensão nominal. Quando as tensões nos elementos afetados atingem este nível, o risco de falha em cascata aumenta significativamente e o desligamento é necessário. Uma pequena temporização de 1 a 3 ciclos é normalmente usada para evitar o desligamento da unidade durante transitórios.

O limite do trip ajustado com nível alto é usado para desligar o banco rapidamente quando da ocorrência de falhas em cascata ou outras faltas de grande porte. Este elemento é tipicamente ajustado para desligar o banco na perda de um elemento a mais em relação ao limite do trip, com uma temporização de 1 ciclo ou menos.

A tensão dos elementos pode ser monitorada usando-se um elemento diferencial de tensão que compara a tensão da barra, V_{xY} , com a tensão no ponto de derivação (“tap”), V_{xZ} , (x indica a fase). Quando um elemento de uma fileira falha, ele falha como se ocorresse um curto-circuito, reduzindo a impedância total desta fileira. Esta variação na impedância resulta numa variação correspondente de V_{xZ} . O SEL-487V calcula a tensão diferencial $dV_x = |V_{xY}| - k \cdot |V_{xZ}|$, que, sob condições normais, estima em zero devido ao fator de compensação k . Se o elemento defeituoso estiver acima do ponto de derivação, V_{xZ} aumenta, resultando num dV_x negativo. Contudo, se a falta estiver abaixo do ponto de derivação, V_{xZ} diminui, resultando num valor positivo de dV_x . A Figura 2 mostra uma ilustração desta relação.

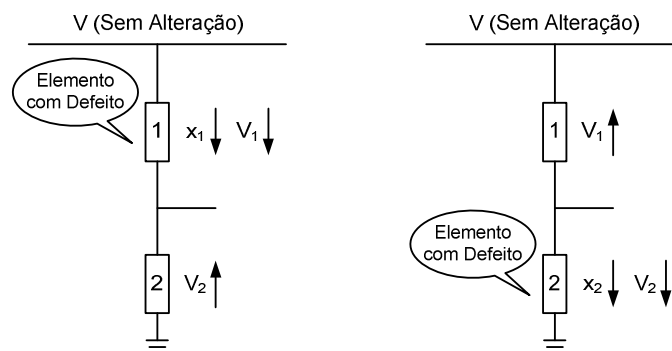


Figura 2 Relação Entre a Localização do Elemento Defeituoso, Impedância e Tensão

Atualmente, existem diversas outras configurações e tipos de SCB que podem ser encontrados nos sistemas de potência. Conhecendo o modo de falha e a configuração, podemos efetuar uma análise similar para determinar o efeito genérico da falha de um elemento para qualquer SCB.

A norma IEEE C37.99 fornece as equações necessárias para calcular os desvios de corrente ou tensão medidos para faltas em diversas configurações e tipos de SCB. Esses desvios podem também ser calculados usando-se técnicas de análise de circuito simples, conforme mostrado no apêndice. Neste caso, o objetivo é calcular a tensão diferencial vista pelo relé que corresponde aos limites de sobretensão desejados para alarme, trip, e trip de nível alto.

SISTEMA USADO COMO EXEMPLO

O sistema usado como exemplo, mostrado a seguir, ilustra como aplicar uma proteção diferencial de tensão para um banco de capacitores aterrado, sem fusível, usando o SEL-487V. A Figura 3 mostra os dados de placa do banco de capacitores, e a Figura 4 exibe um esquema monofásico derivado de informações encontradas nos dados de placa.


ABB		CAPACITOR BANK		S=6 P=2	
	UNITS	BANK	NOTE	CONNECTIONS	
VOLTS	14400	149650	BANK MAY HOLD A MAX. OF 72 X 600 kVar UNITS.	CUST. ORDER NO: S0267830	
kVar	600	21600	BANK CONTAINS 36 X 600 kVar UNITS	ABB NO: * SEE TABLE	
PHASES	1	3			
BIL.	125kV	550kV			
CAUTION: WAIT 5 MINUTES AFTER DISCONNECTING. THEN SHORT CIRCUIT CAPACITOR TERMINALS BEFORE HANDLING					
ATTENTION: ATTENDRE 5 MINUTES APRES LA MISE HORS TENSION PUIS COURT- CIRCUITER LES BORNES AVANT DE MANIPULER					
SUBST.: * SEE TABLE		ABB INC. QUEBEC, QUEBEC		POS. CHART: * SEE TABLE	

Figura 3 Dados de Placa do Banco de Capacitores

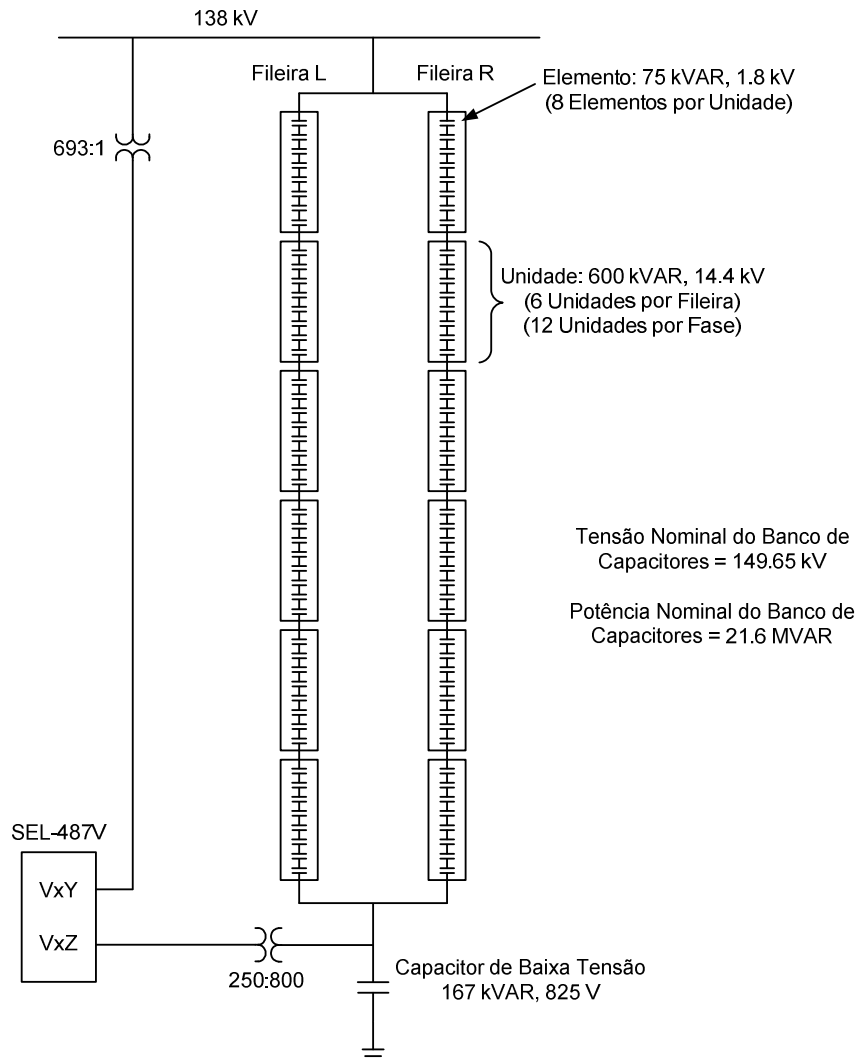


Figura 4 Esquema Monofásico do Banco de Capacitores

A partir dos dados de placa, observamos que os valores nominais do banco inteiro são iguais a 21.6 MVAR para 149.65 kV, enquanto o valor nominal de cada unidade é igual a 600 kVAR para 14.4 kV. Podemos também dizer que há seis unidades em uma fileira (“string”) ($S = 6$) e duas fileiras paralelas por fase ($P = 2$). Se esses valores não forem fornecidos, podemos usar os valores nominais de tensão do banco e das unidades para calcular as unidades por *string*:

$S = 149650 / (1.73 \cdot 14400) = 6$. Em seguida, use os valores nominais de kVAR ou a nota (“note”) dos dados de placa ($36 \cdot 600$ kVAR unidades) para calcular as *strings* por fase (6 unidades por *string* • 2 *strings* por fase • 3 fases = 36 unidades no banco). Também é conhecido que existem oito elementos em série dentro de cada unidade. Essas informações não são exibidas diretamente nos dados de placa, mas podem ser determinadas através de contato com o fabricante.

Observe também que o capacitor de baixa tensão (“low-voltage capacitor” – LVC) tem um valor nominal padrão de 167 kVAR para 825 V. Isso também pode ser obtido através de contato com o fabricante.

CÁLCULOS DOS AJUSTES

O diferencial de tensão, dV_x , tem que ser calculado para cada número de elementos que podem falhar para determinar os ajustes do relé. Os cálculos necessários para ajustar o elemento diferencial de tensão podem ser encontrados na norma IEEE C37.99. Também é possível calcular esses ajustes usando-se as técnicas do divisor de tensão, conforme mostrado no apêndice. Embora seja muito recomendado executar esses cálculos pelo menos uma vez para ajudar no entendimento, o usuário vai, provavelmente, considerá-los muito tediosos para executar repetidamente. Alternativamente, o Assistente do Banco de Capacitores (“Capacitor Bank Assistant” – CBA) do Software ACCELERATOR QuickSet® SEL-5030 executa esses cálculos automaticamente para configurações de bancos comuns.

ASSISTENTE DO BANCO DE CAPACITORES

O Assistente do Banco de Capacitores (CBA) foi introduzido para executar automaticamente os cálculos da proteção do banco de capacitores para o usuário. Ele pode ser acessado abrindo-se o arquivo de ajustes do SEL-487V no ACSELERATOR QuickSet e clicando em **Capacitor Bank Assistant** na parte inferior do menu do lado esquerdo. A página resultante permite que o usuário introduza os parâmetros do banco de capacitores, usando-os para calcular automaticamente as tensões diferenciais. A Figura 5 mostra como efetuar a configuração do banco de capacitores para este exemplo.

Capacitor Bank Assistant

Capacitor Bank Protection Application

Construction

Protection Method

Capacitor Bank Configuration

Series Groups (S)	1-200	<input type="text" value="6"/>
Parallel Units per Phase (Pt)	1-50	<input type="text" value="1"/>
Parallel Units per Phase in Left Wye (Pa)	1-50	<input type="text" value="1"/>
Parallel Elements per Group (N)	1-50	<input type="text" value="1"/>
Number of Series Element Groups in Capacitor Unit (Su)	1-50	<input type="text" value="8"/>
Series Groups within Tap Portion (St)	1-100	<input type="text" value="1"/>
Parallel Units in Affected String (P)	1-50	<input type="text" value="1"/>
Parallel Strings per Phase (Sp)	1-10	<input type="text" value="2"/>
Parallel Strings per Phase in Left Wye (SI)	1-10	<input type="text" value="2"/>
System Voltage (kV line-line)	4.00-750.00	<input type="text" value="144.90"/>
Rated Cap Bank Voltage (kV line-line)	1.00-800.00	<input type="text" value="149.65"/>
Rated Cap Bank Power (KVAR)	1.00-999999.00	<input type="text" value="21600.00"/>
LV Tap Cap Voltage (V)	100.00-10000.00	<input type="text" value="825.00"/>
LV Tap Cap Power (VAR)	100.00-999999.00	<input type="text" value="167000.00"/>
Current Imbalance CT Ratio	1.00-5000.00	<input type="text" value="1.00"/>
PT Ratio Bus	1.00-7000.00	<input type="text" value="693.00"/>
PT Ratio Tap/Neutral	1.00-7000.00	<input type="text" value="3.20"/>

Figura 5 Entradas do CBA no ACSELERATOR QuickSet

Os vários parâmetros necessários para o CBA estão descritos na norma IEEE C37.99 e podem ser encontrados tanto nos dados de placa do SCB quanto a partir dos dados do sistema.

Conforme pode ser visto na Figura 4, há seis grupos em série em uma fileira (“string”) (S) e duas fileiras em paralelo por fase. Como este SCB é uma configuração em estrela simples, há apenas uma estrela, e, portanto, $SI = Sp$. Existem oito grupos de elementos em série dentro de uma unidade (Su). Em um banco sem fusível, não existem unidades conectadas em paralelo e, portanto, podemos pensar em cada unidade de capacitores como o seu próprio grupo ($N = 1$). A

potência e a tensão nominal do banco de capacitores, bem como a potência e a tensão do capacitor da derivação de baixa tensão, podem ser encontradas nos dados de placa do banco de capacitores.

Ao clicar no botão **Calculate**, uma tabela é exibida mostrando várias tensões calculadas para cada número de elementos defeituosos (de 0 a 10). A Figura 6 mostra esses valores em dez colunas numeradas para facilitar a identificação. A Coluna 1 mostra a tensão do barramento primário, que, como esperado, é constante, não importa quantos elementos estejam em falta. A Coluna 2 mostra a tensão primária na derivação quando os elementos em falta estão localizados acima da derivação. A Coluna 4 mostra a tensão do barramento secundário, que também é constante, não importa quantos elementos estejam em falta, e é uma função de **PT Ratio Bus** sob **Capacitor Bank Configuration**.

Number of Faulty Units/Elements/Fuses	Bus Primary Voltage (kVln) 1	Tap Primary Voltage (V) Fault Above Tap 2	Tap Primary Voltage (V) Fault Below Tap 3	Bus Secondary Voltage (V) 4
0	83.66	327.56	N/A	120.72
1	83.66	331.03	N/A	120.72
2	83.66	334.66	N/A	120.72
3	83.66	338.44	N/A	120.72
4	83.66	342.39	N/A	120.72
5	83.66	346.53	N/A	120.72
6	83.66	350.86	N/A	120.72
7	83.66	355.41	N/A	120.72
8	83.66	360.18	N/A	120.72
9	83.66	365.19	N/A	120.72
10	83.66	370.47	N/A	120.72

Tap Secondary Voltage (V) Fault Above Tap 5	Tap Secondary Voltage (V) Fault Below Tap 6	KSET Value 7	Comp. Secondary Voltage Difference Above Tap (dV) 8	Comp. Secondary Voltage Difference Below Tap (dV) 9	Voltage on Affected Capacitor Elements (kV) 10
102.36	N/A	1.179	0.00	N/A	1.74
103.45	N/A	1.179	-1.28	N/A	1.78
104.58	N/A	1.179	-2.61	N/A	1.82
105.76	N/A	1.179	-4.01	N/A	1.86
107.00	N/A	1.179	-5.46	N/A	1.90
108.29	N/A	1.179	-6.99	N/A	1.95
109.64	N/A	1.179	-8.59	N/A	1.99
111.06	N/A	1.179	-10.26	N/A	2.04
112.56	N/A	1.179	-12.02	N/A	2.09
114.12	N/A	1.179	-13.87	N/A	2.15
115.77	N/A	1.179	-15.81	N/A	2.20

Figura 6 Saídas do CBA no ACSELERATOR QuickSet

A Coluna 5 mostra a tensão secundária na derivação para os elementos em falta localizados acima da derivação, que é simplesmente a Coluna 2 dividida por **PT Ratio Tap/Neutral**. A Coluna 7 mostra o valor de KSET, ou k_a nos cálculos do apêndice. Isso é constante em todos os números de elementos com defeito e fornece um fator de escala que anula qualquer desbalanço do diferencial de tensão resultante da incompatibilidade (“mismatch”) do transformador de potencial (TP), erros de medição da tensão, e assim por diante. Por favor, consulte o Manual de Instrução do SEL-487V para mais informações sobre como o relé usa o ajuste KSET. A Coluna 8 mostra a diferença da tensão secundária compensada quando os elementos em falta estão localizados acima da derivação. Finalmente, a Coluna 10 mostra a tensão nos elementos capacitivos sem defeito. Esses valores são usados para calcular a sobretensão porcentual correspondente.

A Coluna 8 mostra o valor de dV em volts secundários por falha do elemento. Como queremos dar alarme para falha de um elemento, o ajuste de pickup do alarme deve ser entre 0 V e -1.28 V.

Para determinar quantos elementos com defeito correspondem a uma condição de sobretensão de 110%, use os valores da Coluna 10. Para nosso exemplo, com tensão do elemento nominal de 1.8 kV, podemos calcular que uma sobretensão de 110% é 1.98 kV. A sobretensão aproximada pode ser encontrada na Coluna 10 como 1.99 kV, que corresponde a seis elementos com defeito e a um dV de -8.59 V. Os valores de dV para esses dois casos podem facilmente ser usados para ajustar diretamente os elementos diferenciais de tensão do relé sem efetuar os extensos cálculos mostrados no apêndice, proporcionando uma economia de tempo significativa.

Conforme visto no exemplo, o CBA é uma ferramenta de grande utilidade para cálculo dos ajustes do diferencial de tensão. Entretanto, é muito importante que sejam introduzidos os valores corretos da configuração do banco de capacitores para que se possa obter resultados válidos. Se houver qualquer dúvida sobre quais os números a serem usados para os diversos parâmetros, consulte a norma IEEE C37.99.

AJUSTANDO O RELÉ

Para começar a desenvolver os ajustes para esta aplicação, encontre o ajuste ECAPAP no Editor de Ajustes do ACSELERATOR QuickSet para o SEL-487V sob **Group 1 > Set 1 > Relay Configuration**. GNDV tem que ser incluído neste ajuste para que os elementos diferenciais de tensão sejam ativos.

Em seguida, as relações do TP têm que ser configuradas no subgrupo **Group 1 > Set 1 > Potential Transformer Data**. Para este exemplo, ajuste PTRY igual a 693 e PTRZ1, PTRZ2 e PTRZ3 todos iguais a 3.2. Nesta mesma seção, ajuste VNOMY e VNOMZ iguais às tensões fase-fase nominais secundárias para os Terminais Y e Z, respectivamente. Neste caso, VNOMY = 209 e VNOMZ = 177.

Os ajustes do elemento diferencial de tensão podem ser encontrados no subgrupo **Group 1 > Set 1 > Grounded Bank Differential (87) Voltage Elements**. Os três primeiros ajustes desta página são os fatores de correção da tensão do diferencial de fase (ver Figura 7). Os valores de KSET obtidos no CBA podem ser introduzidos no relé inicialmente e, então, reajustados no momento do comissionamento usando o comando **KSET** (consulte o Manual de Instrução do SEL-487V para mais detalhes). Neste caso, ajuste KAV = 1.179, KBV = 1.179 e KCV = 1.179.

Grounded Bank Differential (87) Voltage Elements	
KAV Phase A Differential Voltage Correction Factor	1.1790 Range = 0.0000 to 1.9999
KBV Phase B Differential Voltage Correction Factor	1.1790 Range = 0.0000 to 1.9999
KCV Phase C Differential Voltage Correction Factor	1.1790 Range = 0.0000 to 1.9999

Figura 7 Ajustes do Fator de Correção para o Sistema do Exemplo

Os cinco ajustes mostrados na Figura 8 são referentes aos limites de alarme. Baseando-se na prática recomendada de dar alarme para um elemento com defeito, vamos querer dar alarme quando $dV = -1.28$. Selecionamos um valor de alarme de dV abaixo de -1.28 para que possa garantir a detecção da falha de um elemento, mas que seja alto o suficiente para evitar alarmes incômodos. Portanto, escolhemos para dar alarme no limite de -1.0 V. Isso corresponde ao limite do ajuste de alarme do diferencial de fase quando $dV \leq 0$ (87AP2P). Portanto, ajuste 87AP2P = 1.0. Observe que os ajustes dos limites do alarme, do trip e do trip de nível alto são sempre

entradas com um valor positivo. O limite do ajuste utilizado (87xP1P versus 87xP2P) refere-se a uma tensão diferencial positiva ou negativa, respectivamente.

The screenshot shows a configuration window with the following settings:

- 87AP1P 87 Phase Differential Alarm Threshold, DV > 0 (V): 60.00 (Range = 0.25 to 300.00, OFF)
- 87AP2P 87 Phase Differential Alarm Threshold, DV <= 0 (V): 1.00 (Range = 0.25 to 300.00, OFF)
- 87APPU 87 Phase Differential Alarm Pick Up Delay (cyc): 600.000 (Range = 0.000 to 64000.000)
- 87APDO 87 Phase Differential Alarm Drop Out Delay (cyc): 0.000 (Range = 0.000 to 64000.000)
- 87APEN 87 Phase Differential Alarm Enable: 1

Figura 8 Ajustes do Alarme

O temporizador de alarme associado, com pickup 87APPU e dropout 87APDO, é usado para evitar indicações de alarme esporádicas. Neste exemplo, ajustamos 87APPU = 600 ciclos e 87APDO = 0 ciclo. O ajuste 87APEN é usado para habilitar o alarme do diferencial de fase e é ajustado em 1 por default, logo o alarme está sempre habilitado.

Nestas condições, o CBA não fornece o valor de dV para uma falta no LVC abaixo da derivação. O método para efetuar este cálculo manualmente está mostrado no apêndice. A partir desses cálculos, encontramos dV igual a 120.72. Descobrimos também que a tensão nos elementos não aumenta o suficiente para requerer o desligamento do banco quando de falha do LVC. Na verdade, a tensão nos elementos somente aumenta para 97% da tensão nominal (quando normal, a tensão sem defeito é de 96.45% da tensão nominal). Contudo, queremos enviar um alarme para o sistema de aquisição e supervisão de dados (“alarm supervisory control and data acquisition” – SCADA) para o caso de falha do LVC. O ajuste aplicável é 87AP1P, que corresponde ao limite do alarme do diferencial de fase quando $dV > 0$. Para efeito de sensibilidade, ajuste 87AP1P = 60.0. Este limite do alarme usa os mesmos valores dos temporizadores de pickup e dropout dos outros limites de alarme (87APPU e 87APDO).

Os cinco ajustes mostrados na Figura 9 referem-se ao limite do trip. Seguindo a exigência de dar trip com 110% da tensão nominal, descobrimos previamente que queremos dar trip quando seis elementos de uma fileira falharem ($dV = -8.59$). Se compararmos isto com o caso em que cinco elementos de uma fileira falham, podemos ver que o dV para este caso é -6.99 V. Como os elementos falham discretamente, queremos escolher um valor de alarme de dV entre o caso dos cinco elementos (-6.99) e o caso dos seis elementos (-8.59). Isso vai garantir que o caso dos seis elementos esteja coberto, mas que não haja trip incorreto para o caso dos cinco elementos. Escolhemos dar trip no valor limite de -8.0 . Isso corresponde ao ajuste 87TP2P no relé, que é o limite do trip do diferencial de fase quando $dV \leq 0$. Portanto, ajuste 87TP2P = 8.0.

87TP1P 87 Phase Differential Trip Threshold, $DV > 0$ (V)
 Range = 0.25 to 300.00, OFF

87TP2P 87 Phase Differential Trip Threshold, $DV \leq 0$ (V)
 Range = 0.25 to 300.00, OFF

87TPPU 87 Phase Differential Trip Pick Up Delay (cyc)
 Range = 0.000 to 64000.000

87TPDO 87 Phase Differential Trip Drop Out Delay (cyc)
 Range = 0.000 to 64000.000

87TPEN 87 Phase Differential Trip Enable
 ...

Figura 9 Ajustes do Trip

O temporizador de trip associado, com pickup 87TPPU e dropout 87TPDO, pode ser usado no limite do trip. Recomenda-se ter um tempo mínimo de pickup antes de desligar o banco. Neste caso, ajustamos 87TPPU = 3 ciclos e 87TPDO = 0 ciclo. O ajuste 87TPEN é usado para habilitar o trip do diferencial de fase e é ajustado em PLT07. PLT07 é ajustado, por default, para seguir o Pushbutton 1 (“87 Enable”) no painel frontal, mas pode ser facilmente trocado, se desejado.

Os cinco ajustes mostrados na Figura 10 referem-se ao limite do trip de nível alto, que deve ser ajustado para dar trip para um elemento a mais em relação à condição de trip (sete elementos defeituosos). Usando a saída do CBA, sabemos que o valor de dV para tal caso é -10.26 V. Novamente, para ajustar o limite do trip, precisamos selecionar um valor limite entre os dois valores de dV (-8.59 V e -10.26 V). Isso corresponde ao ajuste 87HP2P do relé, que é o limite do trip de nível alto do diferencial de fase quando $dV \leq 0$. Portanto, ajuste 87HP2P = 9.5.

87HP1P 87 Phase Differential High Set Trip Threshold, $DV > 0$ (V)
 Range = 0.25 to 300.00, OFF

87HP2P 87 Phase Differential High Set Trip Threshold, $DV \leq 0$ (V)
 Range = 0.25 to 300.00, OFF

87HPPU 87 Phase Differential High Set Trip Pick Up Delay (cyc)
 Range = 0.000 to 64000.000

87HPDO 87 Phase Differential Trip Drop Out Delay (cyc)
 Range = 0.000 to 64000.000

87HPEN 87 Phase Differential High Set Trip Enable
 ...

Figura 10 Ajustes do Trip de Nível Alto

O temporizador do trip ajustado com nível alto correspondente, com pickup 87HPPU e dropout 87HPDO, é usado para facilitar a abertura de alta velocidade do banco em condições de emergência. Neste exemplo, ajustamos 87HPPU = 1 ciclo e 87HPDO = 0 ciclo. O ajuste 87HPEN é usado para habilitar o trip de nível alto do diferencial de fase e é ajustado em 1 por default, logo está sempre habilitado.

O ajuste final, 87PF, é usado na determinação da localização de faltas como acima ou abaixo da derivação. Ajuste 87PF = N, pois o banco de capacitores não tem fusível.

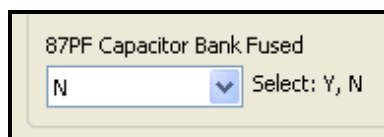


Figura 11 Ajuste do Tipo do Banco

Agora, precisamos informar ao relé para dar alarme e trip com base nos elementos diferenciais de tensão. TRW é a equação lógica de trip do relé. Para este caso, ajuste TRW = 87TPD OR 87HPD para comandar o desligamento com o trip do diferencial de fase ou com o trip de nível alto do diferencial de fase após as respectivas temporizações terem expirado. Em seguida, mapeie as saídas de alarme e trip para os contatos de saída. Para este exemplo, OUT101 = TRIP e OUT103 = 87APD.

Finalmente, certifique-se de atualizar os disparos do relatório de evento, digitais do relatório de evento, e pontos do Registrador Sequencial de Eventos (“Sequential Events Recorder” – SER) com os novos “Relay Word bits” relativos aos alarmes e trips. Um relatório de evento é disparado automaticamente quando ocorre um trip, porém podemos também querer disparar um evento para um alarme. As condições para disparo de um relatório de evento podem ser encontradas no subgrupo **Group 1 > Set 1 > Trip Logic**, sob o ajuste ER. Sugerimos adicionar R_TRIG 87APD a este ajuste para disparar um relatório de evento para uma condição de alarme.

Os digitais do relatório de evento podem ser encontrados no subgrupo **Report > Event Reporting Digitals**. Os seguintes “Relay Word bits” devem ser adicionados aqui: 87A1P, 87A1PD, 87A2P, 87A2PD, 87AP, 87APD, 87TP, 87TPD, 87HP e 87HPD. Os elementos individuais de fase para trip, alarme, e trip de nível alto também podem ser acrescentados, se desejado. Esses mesmos “Relay Word bits” devem também ser adicionados ao SER, encontrado no subgrupo **Report > SER Points and Aliases**.

LÓGICA DE DETECÇÃO DA FASE COM DEFEITO

O SEL-487V contém uma lógica para identificação da seção e fase defeituosa com patente pendente. Esta lógica identifica a fase da falta, bem como a localização (acima ou abaixo do ponto de derivação para os esquemas de proteção diferencial de tensão, ou à esquerda ou à direita do transformador de corrente / transformador de potencial para os esquemas de proteção de desbalanço de corrente / tensão do neutro). Isso reduz enormemente o tempo gasto para localizar a falta. Para obter informações detalhadas sobre como esta lógica opera, consulte o Manual de Instrução do SEL-487V e a referência [1].

Para usar a lógica de detecção da fase defeituosa em uma aplicação de banco de capacitores sem fusível e aterrado como este, precisamos ajustar ECAPAP = GNDV para informar ao relé que esta é uma aplicação do diferencial de tensão aterrada. O ajuste 87PF = N discutido anteriormente é também necessário para determinar a localização da falta. Os resultados desta lógica, além de serem incluídos no sumário de eventos do relé, também são fornecidos na forma de “Relay Word bits” para alarmes externos. Se a falta estiver acima da derivação, o relé habilita 87PTPA, 87PTPB ou 87PTPC, dependendo se a falta está na Fase A, B ou C, respectivamente. Da mesma

forma, se a falta estiver abaixo da derivação, o relé habilita 87PBTA, 87PBTB ou 87PBTC, dependendo da fase defeituosa. Os pontos do display ou contatos de saída podem ser programados para incluir os bits lógicos de identificação da seção e fase com defeito para indicações externas da localização da falta. Por exemplo, para fazer com que os três primeiros LEDs (“light-emitting diodes”) da coluna da esquerda das sinalizações do painel frontal indiquem a fase defeituosa para um trip, ajuste o seguinte:

- T1_LED = 87ATPD ou 87AHPD
- T2_LED = 87BTPD ou 87BHPD
- T3_LED = 87CTPD ou 87CHPD

Esses LEDs são ativados se uma falta for detectada numa condição de trip ou condição de trip de nível alto.

Por default, os três primeiros LEDs da coluna da direita das sinalizações do painel frontal (T13_LED, T14_LED e T15_LED) são programados para indicarem a fase defeituosa para um alarme.

Os ajustes default para T11_LED e T12_LED são 87PTOP e 87PBOT, respectivamente. Esses ajustes permitem que os LEDs 11 e 12 indiquem se a falta está acima ou abaixo da derivação. Combinando as informações da fase com defeito com a informação se a falta está acima ou abaixo da derivação pode ajudar a reduzir significativamente o tempo de localização do defeito. Recomendamos também adicionar TLED_1, TLED_2, T_LED3, T_LED11, T_LED12, T_LED13, T_LED14 e T_LED15 aos digitais do relatório de evento e SER, conforme mostrado previamente.

CONCLUSÃO

O exemplo deste guia de aplicação mostra como aplicar a proteção diferencial de tensão para um banco de capacitores aterrado, sem fusível, usando o SEL-487V. Os valores nominais dos dados de placa e os parâmetros do banco de capacitores podem ser introduzidos diretamente no CBA, que calcula os valores do diferencial de tensão. Podemos, então, criar os ajustes diretamente baseando-se nos valores limites desejados para dar alarme, trip e trip de nível alto. Uma vez que isto tenha sido feito, as saídas do relé têm que ser programadas para as equações de alarme e trip, e os disparos dos relatórios de evento, digitais dos relatórios de evento e pontos do SER devem ser atualizados. O passo final consiste em usar o comando **KSET** para anular qualquer desbalanço existente durante o comissionamento.

É importante observar que o SEL-487V é um relé extremamente poderoso que inclui muitas outras funções além do elemento diferencial de tensão de fase mostrado neste guia de aplicação. Por favor, consulte o Manual de Instrução do SEL-487V para obter mais detalhes sobre os outros recursos.

APÊNDICE: CÁLCULOS DOS AJUSTES DO EXEMPLO

Condições Normais de Operação

Usando os dados da Figura 4, calcule as relações do TP da barra e do LVC, conforme mostrado em (1) e (2).

$$PTR_{bus} := \frac{693}{1} = 693 \quad (1)$$

$$PTR_{lvc} := \frac{800}{250} = 3.2 \quad (2)$$

O cálculo dos ajustes do diferencial de tensão é simplificado se imaginarmos cada elemento capacitivo como uma impedância equivalente. Dessa forma, podemos usar divisores de tensão para calcular facilmente os efeitos das falhas de vários elementos.

Step 1

Calcule as impedâncias nominais dos elementos capacitivos de alta tensão, assim como dos LVCs. Podemos usar os valores nominais fornecidos de kVAR e kV dos capacitores para calcular suas impedâncias nominais.

Para os elementos de alta tensão, esses valores podem ser calculados conforme mostrado em (3).

$$Z_e := \frac{V_{e_rated}^2}{S_{e_rated}} = 43.2 \, \Omega \quad (3)$$

onde:

$$V_{e_rated} := 1.8 \, \text{kV}$$

$$S_{e_rated} := 75 \, \text{kVAR}$$

V_{e_rated} = tensão nominal de um elemento.

S_{e_rated} = potência nominal de um elemento.

Z_e = impedância de um elemento.

Para os LVCs, esses valores podem ser calculados conforme mostrado em (4).

$$Z_{lvc} := \frac{V_{lvc_rated}^2}{S_{lvc_rated}} = 4.08 \, \Omega \quad (4)$$

onde:

$$V_{lvc_rated} := 825 \, \text{V}$$

$$S_{lvc_rated} := 167 \, \text{kVAR}$$

V_{lvc_rated} = tensão nominal do LVC.

S_{lvc_rated} = potência nominal do LVC.

Z_{lvc} = impedância do LVC.

Agora, podemos encontrar a impedância nominal de ambas as fileiras (“strings”) em paralelo. Sem elementos fora de serviço, o cálculo é mostrado em (5).

$$Z_{eq} := \frac{(Caps_L \cdot Z_e) \cdot (Caps_R \cdot Z_e)}{(Caps_L \cdot Z_e) + (Caps_R \cdot Z_e)} = 1036.8 \Omega \quad (5)$$

onde:

$$Caps_L := 48$$

$$Caps_R := 48$$

$Caps_L$ = número de elementos em serviço na Fileira L (“String L”).

$Caps_R$ = número de elementos em serviço na Fileira R (“String R”).

Z_e = impedância de um elemento.

Step 2

Encontre a corrente nominal através de cada fase do banco de capacitores.

$$V_{bus} = I_{ph} (Z_{eq} + Z_{lvc}) \quad (6)$$

$$V_{bus} := \frac{138 \text{ kV} \cdot 105\%}{\sqrt{3}} = 8.37 \cdot 10^4 \text{ V} \quad (7)$$

$$I_{ph} := \frac{V_{bus}}{Z_{eq} + Z_{lvc}} = 80.37 \text{ A} \quad (8)$$

onde:

I_{ph} = corrente nominal através da Fase A.

V_{bus} = tensão nominal da barra, fase-neutro.

Z_{eq} = impedância equivalente das fileiras em paralelo.

Nota: V_{bus} é a tensão do sistema real, não a tensão nominal do banco de capacitores. Neste caso, o sistema pode tolerar 105% do valor nominal de 138 kV.

Step 3

Encontre a corrente nominal através de cada elemento, bem como a tensão nominal através de cada elemento. Verifique a tensão calculada através de cada elemento contra a tensão nominal do elemento.

$$I_e := \frac{I_{ph}}{2} = 40.19 \text{ A} \quad (9)$$

$$V_e := Z_e \cdot I_e = 1736.05 \text{ V} \quad (10)$$

$$\frac{V_e}{V_{e_rated}} = 96.45\% \text{ of rated voltage} \quad (11)$$

Normalmente, cada elemento opera com 96.45% de sua tensão nominal.

Step 4

Calcule V_{xY} e V_{xZ} para condições normais.

$$V_{xY} := \frac{V_{bus}}{PTR_{bus}} = 120.72 \text{ V} \quad (12)$$

V_{tap} é determinada por um divisor de tensão, conforme mostrado na Figura 12.

$$V_{tap} := V_{bus} \cdot \frac{Z_{lvc}}{Z_{lvc} + Z_{eq}} = 327.57 \text{ V} \quad (13)$$

$$V_{xZ} := \frac{V_{tap}}{PTR_{lvc}} = 102.36 \text{ V} \quad (14)$$

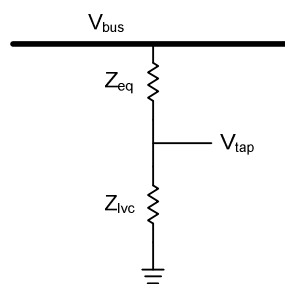


Figura 12 Circuito do Divisor de Tensão

Step 5

Calcule dVA para o elemento diferencial de tensão da Fase A.

$$dVA = |V_{xY}| - k_a |V_{xZ}| \quad (15)$$

onde:

dVA = tensão diferencial da Fase A.

$|V_{xY}|$ = magnitude de V_{xY} .

$|V_{xZ}|$ = magnitude de V_{xZ} .

k_a = fator de correção da relação, Fase A.

Para condições normais, ajuste dVA em 0 para equilibrar as diferenças nas relações do TP e o desbalanço normal do sistema. Resolva para k_a .

$$\begin{aligned} 0 &= |V_{xY}| - k_a |V_{xZ}| \\ k_a |V_{xY}| &= |V_{xZ}| \\ k_a &:= \frac{|V_{xY}|}{|V_{xZ}|} = 1.18 \end{aligned} \quad (16)$$

Este é o valor de k_a que é usado para o resto dos cálculos.

Falha do Capacitor de Baixa Tensão

Vamos dar uma olhada no que acontece se o LVC falhar. Lembre-se que todos os elementos de um banco sem fusível falham de forma similar a um curto-circuito, e não como um circuito aberto como acontece em um banco com fusível.

$$Z_{lvc_f} := 0 \quad (17)$$

Para um LVC curto-circuitado, a impedância do capacitor se torna zero.

Repita a Etapa 2 (“Step 2”) até a Etapa 5 (“Step 5”).

Step 2

Encontre a corrente através da fase.

$$V_{bus} = I_{ph} (Z_{eq} + Z_{lvc_f}) \quad (18)$$

$$V_{bus} := \frac{138 \text{ kV} \cdot 105\%}{\sqrt{3}} = 8.37 \cdot 10^4 \text{ V} \quad (19)$$

$$I_{ph} := \frac{V_{bus}}{Z_{eq} + Z_{lvc_f}} = 80.69 \text{ A} \quad (20)$$

Step 3

Encontre a corrente através de cada elemento, bem como a tensão através de cada elemento. Verifique a tensão calculada através de cada elemento contra a tensão nominal do elemento.

$$I_e := \frac{I_{ph}}{2} = 40.34 \text{ A} \quad (21)$$

$$V_e := Z_e \cdot I_e = 1742.88 \text{ V} \quad (22)$$

$$\frac{V_e}{V_{e_rated}} = 96.83\% \text{ of rated voltage} \quad (23)$$

Quando o LVC falha, cada elemento opera com 96.83% de sua tensão nominal.

Como I_{ph} aumenta muito pouco, V_e permanece em torno de 97% do valor nominal. Portanto, não há necessidade de desligar o banco para proteger os elementos quando o LVC falhar. Contudo, queremos enviar um alarme para o SCADA quando isto ocorrer.

Step 4

Calcule V_{xY} e V_{xZ} .

$$V_{xY} := \frac{V_{bus}}{PTR_{bus}} = 120.72 \text{ V} \quad (24)$$

$$V_{xZ} = 0 \text{ V}$$

Não há mudança na tensão da barra do sistema. Contudo, $V_{xZ} = 0 \text{ V}$ devido ao LVC curto-circuitado.

Step 5

Calcule dVA para o elemento diferencial de tensão da Fase A.

$$dVA := |V_{XY}| - k_a \cdot |V_{XZ}| = 120.72 \text{ V} \quad (25)$$

Aqui, um valor positivo significa que a falta está **abaixo** do ponto de derivação. Este é o dVA que vemos quando o LVC falha. Ajuste $87AP1P = 60$ para efeito de sensibilidade.

Falha do Elemento de Alta Tensão

Vamos agora ver o que acontece quando houver falha de vários elementos das fileiras do banco de capacitores de alta tensão. Para cada caso, é importante verificar a tensão resultante através dos outros elementos e compará-la com a tensão nominal dos elementos. Queremos dar alarme quando um elemento falhar e dar trip quando a tensão através de um elemento atingir 110% do valor nominal de tensão. Os valores limites de ajuste de dVA para cada um desses casos são determinados pelo dVA calculado, conforme mostrado abaixo. As duas fileiras (“strings”) de cada fase são denominadas Fileira L (“String L”) e Fileira R (“String R”).

Se houver falha de um elemento da Fileira L, o diferencial de tensão pode ser calculado conforme mostrado abaixo.

$$Z_{eq} := \frac{(Caps_L \cdot Z_e) \cdot (Caps_R \cdot Z_e)}{(Caps_L \cdot Z_e) + (Caps_R \cdot Z_e)} = 1025.89 \Omega \quad (26)$$

$$I_{ph} := \frac{V_{bus}}{Z_{eq} + Z_{lvc}} = 81.22 \text{ A} \quad (27)$$

$$V_{tap} := V_{bus} \cdot \frac{Z_{lvc}}{Z_{lvc} + Z_{eq}} = 331.04 \text{ V} \quad (28)$$

$$V_{XZ} := \frac{V_{tap}}{PTR_{lvc}} = 103.45 \text{ V} \quad (29)$$

$$dVA := |V_{XY}| - k_a \cdot |V_{XZ}| = -1.28 \text{ V} \quad (30)$$

onde:

$$Caps_L := 47$$

$$Caps_R := 48$$

Aqui, um valor negativo significa que a falta está **acima** do ponto de derivação.

A tensão resultante através das fileiras é calculada usando (31).

$$V_s := V_{bus} - V_{tap} = 8.33 \cdot 10^4 \text{ V} \quad (31)$$

A corrente através da Fileira L é calculada usando (32).

$$I_L := \frac{V_s}{Caps_L \cdot Z_e} = 41.04 \text{ A} \quad (32)$$

A corrente através da Fileira R é calculada usando (33).

$$I_R := \frac{V_s}{\text{Caps}_R \cdot Z_e} = 40.18 \text{ A} \quad (33)$$

A tensão através dos elementos sem defeito da Fileira L é calculada conforme mostrado abaixo.

$$V_{e_L} := I_L \cdot Z_e = 1772.92 \text{ V} \quad (34)$$

$$\frac{V_{e_L}}{V_{e_rated}} = 98.5\% \text{ of rated voltage} \quad \text{Alarme aqui!} \quad (35)$$

A tensão através dos elementos da Fileira R é calculada conforme mostrado abaixo.

$$V_{e_R} := I_R \cdot Z_e = 1735.98 \text{ V} \quad (36)$$

$$\frac{V_{e_R}}{V_{e_rated}} = 96.44\% \text{ of rated voltage} \quad (37)$$

Cálculos similares podem ser efetuados para determinar a sobretensão porcentual com base no número de elementos defeituosos de uma fileira individual. Isto nos permite determinar valores limites de trip apropriados. Nos casos em que o banco de capacitores tem múltiplas fileiras em paralelo por fase, os cálculos podem também ser executados assumindo que os elementos defeituosos ocorrem em diferentes fileiras. Este exercício revela que a sobretensão porcentual depende dos elementos em falta de uma determinada fileira, enquanto o dVx é dependente do total de elementos defeituosos de uma determinada fase. A Tabela 1 mostra os resultados do caso do exemplo, seguidos pelos cálculos detalhados para ambos os limites de trip.

Tabela 1 Sobretensão dos Elementos Baseada nos Elementos com Defeito por Fileira

Elementos com Defeito	Tensão do Elemento (em %)	dVA
0	96.44	0
1	98.50	-1.28
2	100.63	-2.61
3	102.86	-4.01
4	105.20	-5.46
5	107.64	-6.99
6	110.19	-8.59
7	112.88	-10.26

Se seis elementos falharem na Fileira L, a tensão diferencial pode ser calculada conforme mostrado abaixo.

$$Z_{eq} := \frac{(\text{Caps}_L \cdot Z_e) \cdot (\text{Caps}_R \cdot Z_e)}{(\text{Caps}_L \cdot Z_e) + (\text{Caps}_R \cdot Z_e)} = 967.68 \Omega \quad (38)$$

$$I_{ph} := \frac{V_{bus}}{Z_{eq} + Z_{lvc}} = 86.09 \text{ A} \quad (39)$$

$$V_{\text{tap}} := V_{\text{bus}} \cdot \frac{Z_{\text{lvc}}}{Z_{\text{lvc}} + Z_{\text{eq}}} = 350.87 \text{ V} \quad (40)$$

$$V_{\text{XZ}} := \frac{V_{\text{tap}}}{\text{PTR}_{\text{lvc}}} = 109.65 \text{ V} \quad (41)$$

$$dVA := |V_{\text{XY}}| - k_a \cdot |V_{\text{XZ}}| = -8.59 \text{ V} \quad (42)$$

onde:

$$\text{Caps}_L := 42$$

$$\text{Caps}_R := 48$$

Aqui, um valor negativo significa que a falta está **acima** do ponto de derivação.

A tensão resultante através das fileiras é calculada usando (43).

$$V_S := V_{\text{bus}} - V_{\text{tap}} = 8.33 \cdot 10^4 \text{ V} \quad (43)$$

A corrente através da Fileira L é calculada usando (44).

$$I_L := \frac{V_S}{\text{Caps}_L \cdot Z_e} = 45.91 \text{ A} \quad (44)$$

A corrente através da Fileira R é calculada usando (45).

$$I_R := \frac{V_S}{\text{Caps}_R \cdot Z_e} = 40.18 \text{ A} \quad (45)$$

A tensão através dos elementos sem defeito da Fileira L é calculada conforme mostrado abaixo.

$$V_{e_L} := I_L \cdot Z_e = 1983.5 \text{ V} \quad (46)$$

$$\frac{V_{e_L}}{V_{e_rated}} = 110.19\% \text{ of rated voltage} \quad \textbf{Trip aqui!} \quad (47)$$

A tensão através dos elementos da Fileira R é calculada conforme mostrado abaixo.

$$V_{e_R} := I_R \cdot Z_e = 1735.57 \text{ V} \quad (48)$$

$$\frac{V_{e_R}}{V_{e_rated}} = 96.42\% \text{ of rated voltage} \quad (49)$$

Se sete elementos falharem na Fileira L, a tensão diferencial pode ser calculada conforme mostrado abaixo.

$$Z_{\text{eq}} := \frac{(\text{Caps}_L \cdot Z_e) \cdot (\text{Caps}_R \cdot Z_e)}{(\text{Caps}_L \cdot Z_e) + (\text{Caps}_R \cdot Z_e)} = 955.25 \Omega \quad (50)$$

$$I_{\text{ph}} := \frac{V_{\text{bus}}}{Z_{\text{eq}} + Z_{\text{lvc}}} = 87.2 \text{ A} \quad (51)$$

$$V_{\text{tap}} := V_{\text{bus}} \cdot \frac{Z_{\text{lvc}}}{Z_{\text{lvc}} + Z_{\text{eq}}} = 355.41 \text{ V} \quad (52)$$

$$V_{XZ} := \frac{V_{\text{tap}}}{\text{PTR}_{\text{lvc}}} = 111.07 \text{ V} \quad (53)$$

$$dVA := |V_{XY}| - k_a \cdot |V_{XZ}| = -10.26 \text{ V} \quad (54)$$

onde:

$$\text{Caps}_L := 41$$

$$\text{Caps}_R := 48$$

Aqui, um valor negativo significa que a falta está **acima** do ponto de derivação.

A tensão resultante através das fileiras é calculada usando (55).

$$V_S := V_{\text{bus}} - V_{\text{tap}} = 8.33 \cdot 10^4 \text{ V} \quad (55)$$

A corrente através da Fileira L é calculada usando (56).

$$I_L := \frac{V_S}{\text{Caps}_L \cdot Z_e} = 47.03 \text{ A} \quad (56)$$

A corrente através da Fileira R é calculada usando (57).

$$I_R := \frac{V_S}{\text{Caps}_R \cdot Z_e} = 40.17 \text{ A} \quad (57)$$

A tensão através dos elementos sem defeito da Fileira L é calculada conforme mostrado abaixo.

$$V_{e_L} := I_L \cdot Z_e = 2031.77 \text{ V} \quad (58)$$

$$\frac{V_{e_L}}{V_{e_rated}} = 112.88\% \text{ of rated voltage} \quad \textbf{Trip de nível alto aqui!} \quad (59)$$

A tensão através dos elementos da Fileira R é calculada conforme mostrado abaixo.

$$V_{e_R} := I_R \cdot Z_e = 1735.47 \text{ V} \quad (60)$$

$$\frac{V_{e_R}}{V_{e_rated}} = 96.42\% \text{ of rated voltage} \quad (61)$$

REFERÊNCIA

- [1] S. Samineni, C. Labuschagne, and J. Pope, "Principles of Shunt Capacitor Bank Application and Protection," proceedings of the 63rd Annual Conference for Protective Relay Engineers, College Station, TX, March 2010. Available: <http://www.selinc.com>.

ASSISTÊNCIA DA FÁBRICA

Apreciamos o seu interesse nos produtos e serviços da SEL. Se houver qualquer dúvida ou comentário, por favor, entre em contato com:

SEL - Schweitzer Engineering Laboratories, Comercial Ltda
Rodovia SP 340 - Campinas / Mogi Mirim, Km 118,5 - Prédio 11
Campinas / SP – CEP: 13.086-902
Tel: (19) 3515.2000 Fax: (19) 3515.2011
www.selinc.com.br suporte@selinc.com

SUPORTE TÉCNICO SEL HOT LINE
Tel: (19) 3515.2010
E-mail: suporte@selinc.com

© 2010 por Schweitzer Engineering Laboratories, Inc.
Todos os direitos reservados.

Todos os nomes das marcas ou produtos que aparecem neste documento são marcas comerciais ou marcas comerciais registradas de seus respectivos proprietários. Nenhuma marca comercial da SEL pode ser usada sem permissão por escrito.

Os produtos SEL que aparecem neste documento podem estar protegidos por patentes dos EUA e de outros países.

SCHWEITZER ENGINEERING LABORATORIES, INC.

2350 NE Hopkins Court • Pullman, WA 99163-5603 USA
Tel: +1.509.332.1890 • Fax: +1.509.332.7990
www.selinc.com • info@selinc.com

AG2010-08